

SJ MOS 在 PD 快充上的应用



一、USB 充电发展史

USB PD1.0 是对之前 USB BC 技术的整合，2012 年 USB-IF 发布 USB PD 1.0 快充协议。这是一种基于 USB Type-A 和 USB Type-B 接口的协议，由于线材等因素限制，充电功率较低，并没有得到广泛认可。

USB PD2.0 规范的发布是基于 Type-C 接口实现的，VBUS 电压可以在 5V, 9V, 15V 和 20V 之间切换。USB PD2.0 规范奠定了现代 USB PD 技术的基础，具有划时代意义。2014 年 8 月，USB PD2.0 快充标准发布，不仅规定了 USB Type-C 接口为唯一的标准接口，而且还赋予了这个接口更多的功能，比如充电、数据传输、音频传输等。在充电方面 USB PD2.0 定义了支持 5V3A、9V3A、12V3A、15V3A、20V5A 输出，最大充电功率达到 100W。

2015 年 11 月，USB PD 进入到了 PD3.0 快充时代。USB PD3.0 相对于 USB PD2.0 的变化主要有三方面：增加了对设备内置电池特性更为详细的描述；增加了通过 PD 通信进行设备软硬件版本识别和软件更新的功能，以及增加了数字证书及数字签名功能。2017 年 2 月，USB PD 迎来“小修补”的重大更新，USB PD3.0 PPS 发布，在 PD3.0 标准的基础上增加了可编程电源功能（PPS）。

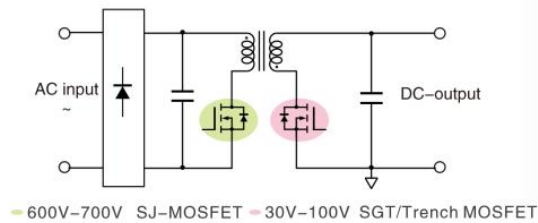
USB PD 3.1 是由 USB-IF 协会于 2021 年推出的快充协议标准，它是在 USB PD 3.0 的基础上进一步扩展了功率范围。在 USB PD 3.1 规范中，原来的 USB PD3.0 内容被归到标准功率范围（SPR）里面，最大功率保持 100W 不变；同时增加了扩展功率范围（EPR），最大功率由 100W 扩展到 240W。在 EPR 中，新增了多种固定电压档和可调电压档，以满足不同设备的充电需求。

USB 充电标准发展史			
时间	协议标准	接口	充电规格
2010年	USB BC1.2	USB Type-A	5V/1.5A
2012年7月	USB PD1.0	USB Type-A, USB Type-B	5V/3A or 5A, 20V/3A or 5A
2014年8月	USB PD2.0	USB Type-C	5V/3A, 9V/3A, 15V/3A, 20V/2.25A, 20V/3A, 20V/5A
2015年11月	USB PD3.0	USB Type-C	5V/3A, 9V/3A, 15V/3A, 20V/2.25A, 20V/3A, 20V/5A
2017年2月	USB PD3.0 PPS	USB Type-C	5V/3A, 9V/3A, 15V/3A, 20V/2.25A, 20V/3A, 20V/5A; PPS: 3.3-5.9V/3A, 3.3-11V/3A, 3.3-16V/3A, 3.3-21V/3A, 3.3-21V/3A
2021年5月	USD PD 3.1	USB Type-C	5V/3A, 9V/3A, 15V/3A, 20V/2.25A, 20V/3A, 20V/5A; PPS: 3.3-5.9V/3A, 3.3-11V/3A, 3.3-16V/3A, 3.3-21V/3A, 3.3-21V/3A; EPR: 28V/5A, 36V/5A, 478V/5A; AVS: 15-28V/5A, 15-36V/5A, 15-48V/5A

二、市场分析

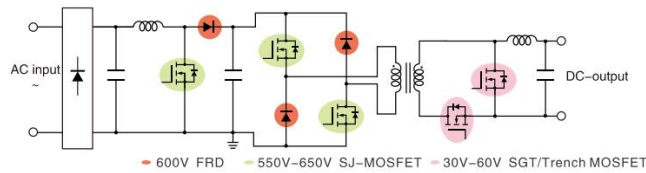
5G的发展赋予智能终端日趋多元的功能和应用场景，但也使其耗电量攀升。大功率、小体积、高性能已经成为消费类电源产品的主要发展趋势，PD3.1标准进一步推动了PD快充标准的通用性，促使快充技术逐步覆盖手机、平板电脑、笔记本电脑、显示器、新能源汽车、电动工具、IoT设备等领域。需求增长促进市场规模增长，数据统计，2020年全球快充市场规模为500亿元，同比增长15.21%，2022年有线充电器市场快充渗透率已达95%。预计2023年快充市场规模为1000亿元，CACR达28%。

三、产品应用及优势



PD充电器QR反激拓扑 (<75W)

QR反激+次级同步整流拓扑，初级MOS要求开关的速度是适中，EMI特性好，次级MOS需低FOM值， V_{th} 值低。



PD充电器PFC+LLC拓扑 (>75W)

PFC+LLC拓扑，第一级PFC电路，要求内阻小，电路启动时，冲击电流较大，要求MOSFET有较强的EAS能力；后级LLC谐振电路，要求MOSFET的Body Diode具有较强的 di/dt 能力，较小的 Q_{rr} 。次级的次级MOS需低FOM值， V_{th} 值低。

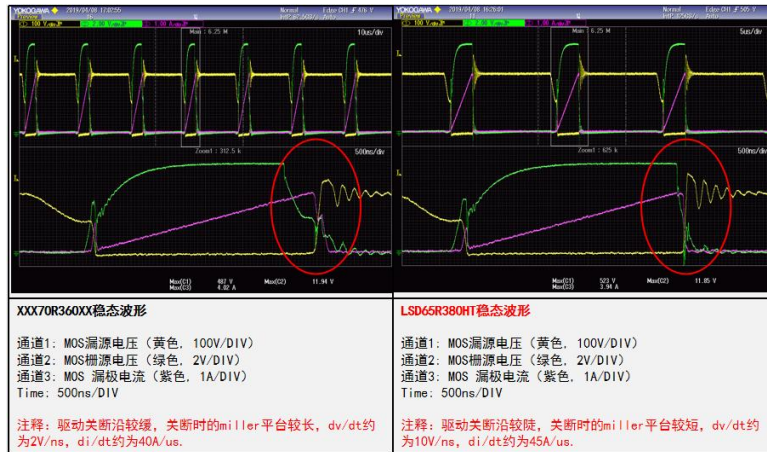
PD快充市场应用，龙腾半导体的高压SJ MOS，其产品优势：

- 针对QR反激拓扑，优化开关速度，更容易通过EMI测试；
- 针对LLC拓扑，优化体二极管，增强 di/dt 能力，降低 Q_{rr} 和驱动干扰；
- 优化 Q_g 和 C_{oss}/C_{iss} 比值，降低驱动损耗，提升驱动抗干扰能力；
- 优化EAS，增强抗雪崩能力。

PD快充市场应用，龙腾半导体的SGT MOS，其产品优势：

- 优化 Q_g 和 V_{th} ，低开启电压可匹配大多数同步整流芯片；
- 优化 C_{oss} 和 R_{dson} ，更大程度的降低开关损耗和导通损耗，降低温升。

以上优点，使得龙腾产品在PD快充上的应用简单。



65W PD 充电头高压 MOS 对比测试

四、PD 快充龙腾 MOSFET 选型表

Voltage level	Part Number	VDS (V)	ID (A) 25°C	PD (W) 25°C	RDS(ON) (Ω)	Qg(nC)	VGS(th) (V)	Package
650V	LSNC65R125GT	650	25	216	0.115	36	3	DFN8*8
650V	LSNC65R180GT	650	20	205	0.15	39	3.5	DFN8*8
650V	LSNC65R380GM	650	11	29	0.34	19.9	3	DFN8*8
100V	LSGN10R046WE	100	92	71.5	3.6	80.2	2.4	DFN5×6
100V	LSGN10R038WE	100	100	86	3	98.3	2.5	DFN5×6
100V	LSGN10R042	100	107	83	3.95	65	3	DFN5×6
100V	LSGN10R080L	100	83	100	7.1	28.3	1.9	DFN5×6
85V	LSGN085R050	85	88	76.2	4	78.5	3	DFN5×6

注: 以上信息出自龙腾半导体, 转载请注明出处。